

А. М. Агеев, канд. тех. наук, докторант, ageev_bbc@mail.ru,
ВУНЦ ВВС "Военно-воздушная академия", г. Воронеж,
В. Н. Буков, д-р техн. наук, вед. науч. сотр., v_bukov@mail.ru,
АО "НИИАО", г. Жуковский,
В. А. Шурман, главный специалист, vshurman@rpkb.ru,
АО "РПКБ", филиал в г. Жуковский

Алгоритмы управления избыточностью комплексов бортового оборудования подвижных объектов. Часть 2. Парный арбитраж вычислителей*

Решается задача оперативного выбора подходящей в сложившихся условиях функционирования конфигурации компонентов избыточного комплекса бортового оборудования в интересах обеспечения высокой отказоустойчивости комплекса, а также достижения других эксплуатационно-технических характеристик. Основу системы управления избыточностью комплекса составляют супервизоры конфигураций – программные объекты по числу заблаговременно отработанных конкурентоспособных конфигураций разнородного и неуниверсального оборудования комплекса. Выбор предпочтительной конфигурации предлагается осуществлять путем выполнения многоуровневого арбитража, включающего две фазы парного арбитража вычислителей комплекса и парный арбитраж супервизоров конфигураций. Средства обоих видов арбитража предлагается включать в каждый супервизор конфигурации, что обеспечивает его самодостаточность при участии в конкурсном отборе. Вторая часть статьи посвящена арбитражу вычислителей для реализации функций управления избыточностью. Подход применим к вычислительной среде с множеством сопоставимых по возможностям вычислительных устройств и содержит две фазы. В первой фазе осуществляется предварительный выбор конкурирующей пары вычислителей – претендентов на реализацию в них функций управления избыточностью. В перерыве между фазами в вычислителях пары реализуются процедуры парного арбитража конфигураций, приведенные в первой части статьи. Во второй фазе осуществляется окончательный выбор α -вычислителя, в котором будет реализован победивший в арбитраже супервизор. Для достижения предельно возможной децентрализации процедура выбора и, как следствие, исключения "узких" в смысле надежности мест предложены дополнительно: организация защищенного обмена данными между вычислителями на основе технологии распределенного реестра; процедура парного арбитража вычислителей, заключающаяся во взаимной перекрестной валидации доминирующих супервизоров предварительно выделенной пары за счет сравнения матриц предпочтений, включающей информационные посылки субъектов арбитража. Приводится методический пример, демонстрирующий особенности функционирования системы в условиях деградации вычислителей. Предложенный подход может применяться для решения задач управления реконфигурированием разнородных вычислительных средств комплексов оборудования технических объектов.

Ключевые слова: отказоустойчивая система, управление избыточностью, парный арбитраж вычислителей, распределенный реестр, правило предпочтения, матрица предпочтений

Введение

Создание перспективных технических систем, обладающих высоким уровнем отказоустойчивости и другими значимыми преимуществами [1–3], требует решения ряда научно-практических и технических проблем. Среди них одно из центральных мест занимают вопросы построения архитектуры бортовой интегрированной вычислительной среды (БИВС) в составе комплексов бортового оборудования (КБО) подвижных объектов, таких как робототехнические комплексы, морские суда, летательные (воздушные, космические) аппараты, обеспечивающей эффективное использование избыточных ресурсов в интересах достижения

высокой отказоустойчивости и живучести последних.

В технических, информационных и энергетических распределенных вычислительных системах для оперативной обработки данных с успехом применяются технологии распределенного реестра блокчейн [4–6]. К особенностям такого подхода следует отнести распределенные вычисления, безопасную среду взаимодействия участников сети, надежное хранение информации [5]. Известны работы различных авторов [7–12] в области управления многомашинной вычислительной сетью. Например, предлагаемый в работах [11, 12] подход исключает жесткое закрепление подзадач общей задачи управления за отдельными процессорными узлами (ПУ) из состава сетевой информационно-управляющей системы (СИУС). Вместо этого предусмотрено перераспределение задач между

*Часть 1 опубликована в журнале "Мехатроника, автоматизация, управление", 2022, Т. 23, № 5.

ПУ в случае выхода из строя некоторых из них. Программное реконфигурирование СИУС позволяет существенно повысить вероятность ее безотказной работы при малых дополнительных аппаратурных затратах, в том числе за счет равномерного распределения вычислительной нагрузки между ПУ. Там же предложен принцип мультиагентного взаимодействия ПУ, когда в каждом из них располагается программный агент (локальный диспетчер), осуществляющий процедуру периодического диагностирования и подтверждения его работоспособности, предоставляемого другим агентам. Если в заданный период времени какой-либо из агентов не подтвердил работоспособность своего ПУ, то остальные агенты инициируют процедуру реконфигурирования системы.

Анализ опубликованных работ по СИУС позволяет сделать вывод, что изложенный в них подход позволяет реализовать распределенное управление технической системой с избыточными компонентами. Однако при системном и более тщательном рассмотрении обнаруживается ряд ограничений, среди которых существенны следующие: а) подтверждение работоспособности каждого ПУ доверяется исключительно этому же ПУ, достоверность такого подтверждения никак не контролируется; б) процедура

размещения операционных вершин графа решаемой задачи не защищена от аппаратных или программных ошибок технических средств ПУ; в) не предусмотрен механизм валидации (подтверждения безошибочности) сформированной конфигурации; г) коммутационная сеть предполагается функционирующей безошибочно.

Настоящая работа нацелена на решение или, по крайней мере, смягчение этих и других проблемных вопросов согласования работы нескольких вычислителей в составе интегрированного КБО.

Особенности многомашинных вычислительных систем

При известных достоинствах многомашинная архитектура БИВС привносит ряд специфических особенностей в контексте обеспечения высокой отказоустойчивости бортового оборудования. Прежде всего это связано с распределением ресурсов и организацией бесперебойной работы при ошибках отдельных вычислительных устройств. Табл. 1 иллюстрирует характерные ситуации, возникающие в БИВС с избыточным числом вычислителей, реализующих набор приложений программного обеспечения (ПО) и имеющих встроенные

Таблица 1
Table 1

Характерные ситуации с избыточным числом вычислителей БИВС
Typical situations with an excessive number of OICE computers

| № | Ситуация | Основные причины | Особенности функционирования | Способы преодоления |
|---|-----------------------------------|--|---|---|
| 1 | Правильная работа | — | Все задачи решаются правильно и в срок | Ничего не требуется |
| 2 | Отказ вычислителя | Повреждения аппаратуры и/или ПО, отсутствие питания | Вычисления прекращаются, вычислитель не реагирует на входные данные, ВСК работоспособны | Замена вычислителя, восстановление питания, переустановка ПО |
| 3 | Зависание вычислений | Повреждения аппаратуры, кратковременное прекращение питания, перегрузка вычислителя, ошибки ПО, заикливание программы, затянувшееся ожидание | Вычисления останавливаются, вычислитель не реагирует на входные данные, ВСК работоспособны | Замена отказавшего вычислителя, возможна его перезагрузка |
| 4 | Наблюдаемые ошибки | Повреждения аппаратуры, сбой в процедурах программы | ВСК работоспособны, ошибки определяются с различной детализацией, вычислитель не может участвовать в их исправлении | Исправление по данным ВСК, повторное выполнение вычислений, возможна замена отказавшего вычислителя |
| 5 | Ненаблюдаемые ошибки без агрессии | Повреждения аппаратуры, искаженные команды программы, искаженные данные | ВСК неработоспособны, вычислитель может участвовать в исправлении ошибок | Проведение парной валидации вычислителей, замена отказавшего вычислителя |
| 6 | Ненаблюдаемые ошибки с агрессией | | ВСК неработоспособны, вычислитель навязывает результат, не согласованный с данными | Вычислитель блокируется и заменяется |

средства контроля (ВСК), а также основные способы выхода из таких ситуаций¹.

В табл. 1 наблюдаемыми названы ошибки, обнаруживаемые ВСК. Ситуация 1 характеризует штатную работу БИВС и не требует никаких мер, в то время как ситуация 6 соответствует полной потере работоспособности вычислительной системы. Ситуации 2–5 отражают деградацию вычислительной системы, но содержат потенциальную возможность продолжения функционирования, и именно они являются предметом дальнейшего рассмотрения.

Постановка задачи

В работах [13, 14] изложена общая концепция построения КБО с управляемой избыточностью, предполагающая проведение процедур согласованных арбитражей, во-первых, вычислителей и, во-вторых, конфигураций избыточного КБО. При этом каждая заранее просчитанная конфигурация соотносится со специальным программным объектом, названным *супервизором конфигурации* (СК). На СК возложены все функции по подготовке, поддержанию и реализации (за счет коммутации компонентов оборудования и запуска ПО в вычислителях) соответствующей конфигурации КБО.

В первой части статьи [15] были представлены общие положения многоуровневого арбитража конфигураций, предложены варианты алгоритма парного арбитража, предназначенные для сравнения супервизоров в целях выбора конфигурации, предпочтительной в сложившихся условиях.

В обеспечение реализации подхода предложено периодически или при обнаружении неправильного функционирования осуществлять выбор наиболее подходящего вычислителя для текущих условий функционирования комплекса (режима и этапа полета, технического состояния, завершенности подготовительных процедур, наличия внешних команд и воздействий).

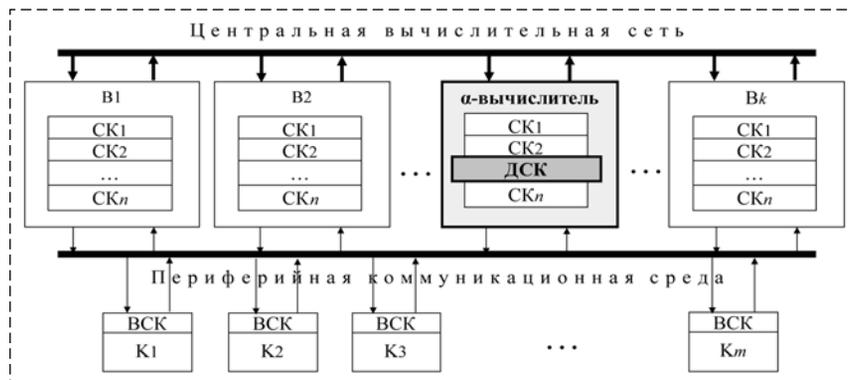


Рис. 1. Структура связей избыточного КБО:

B_1, \dots, B_k — вычислители, K_1, \dots, K_m — компоненты

Fig. 1. The redundant OEC connection structure:

B_1, \dots, B_k — computers, K_1, \dots, K_m — components

Этот вычислитель, называемый α -вычислителем, должен периодически (до истечения своих полномочий) проводить арбитраж всех СК (другими словами, арбитраж соотношенных с ними конфигураций), результатом которого является выбор доминирующего СК (ДСК) и последующая реализация соответствующей ему конфигурации. Пространственное размещение² и структуру связей компонентов при указанном подходе поясняет рис. 1.

Целью настоящей статьи является изложение порядка и правил арбитража вычислителей в рамках супервизорного подхода управления избыточностью, объяснение способов преодоления нештатных ситуаций, перечисленных в табл. 1, и демонстрация возможности реализации арбитража.

Исходные положения арбитража

К исходным посылкам процедуры децентрализованного арбитража вычислителей избыточного КБО относятся следующие положения:

А. Для осуществления управления избыточностью КБО в нем предусмотрено определенное множество из k сопоставимых по возможностям и располагаемым связям вычислителей, в каждый из которых загружена копия специального программного обеспечения управления избыточностью (СПО УИ), включая набор из n СК со всеми данными, необходимыми для реализации соотношенных с ними (выбранных заблаговременно) допустимых конфигураций КБО.

¹ В анализе ситуаций и подготовке таблицы принял участие А. М. Бронников.

² На рис. 1 термин "центральная вычислительная сеть" допускает территориально разнесенное размещение вычислителей в комплексе оборудования.

Б. Процедура арбитража выполняется за счет собственных возможностей вычислителей без использования дополнительных (внешних) аппаратных и программных ресурсов.

В. Каждый вычислитель имеет доступ к данным других вычислителей.

Г. Арбитраж вычислителей выполняется либо периодически по истечении цикла назначенной длительности, либо при возникновении ошибки α -вычислителя.

Д. В каждом цикле управления избыточностью при подготовке арбитража вычислителей путем выполнения соответствующих процедур мониторинга в каждом вычислителе определяется его индекс готовности (ИГ), при этом бинарное значение ИГ (1 — готов, 0 — не готов) отражает исправность аппаратной части, полноту энергетической, информационной и других видов поддержки, состояние ПО и завершение загрузок необходимых данных.

Е. Победивший в арбитраже вычислитель (α -вычислитель) средствами ДСК управляет реализацией предпочтительной конфигурации КБО, а также организует взаимодействие всех привлеченных вычислителей.

Алгоритм межвычислительного арбитража

Арбитраж вычислителей содержит две фазы и выполняется по следующим правилам.

Фаза 1 — предварительный отбор:

- формирование группы готовых к работе вычислителей с ИГ = 1;
- выделение пары вычислителей¹ в группе готовых вычислителей по принятому дискриминационному правилу (например, по порядковым номерам);

¹ Например, в первом цикле это могут быть вычислители с порядковыми номерами 1 и 2. Соответственно, вычислители номерами от 3 до k состоят в горячем резерве или могут, по усмотрению разработчика, использоваться временно по другому назначению.

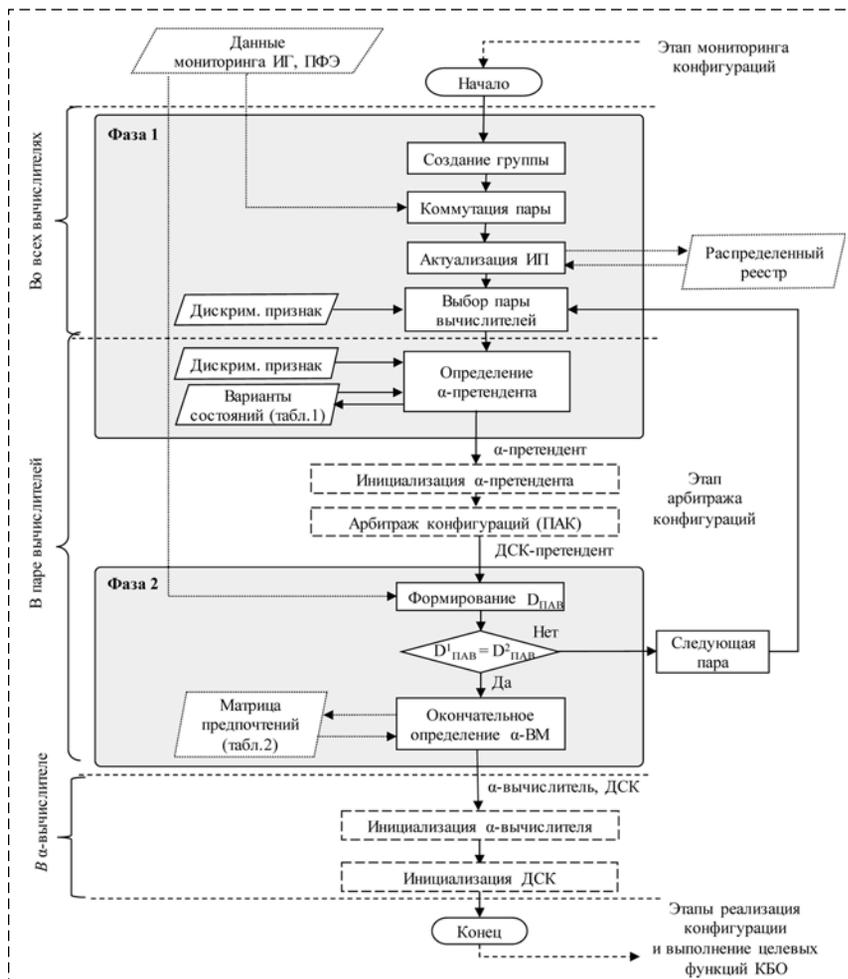


Рис. 2. Алгоритм арбитража вычислителей в структуре СУИ
Fig. 2. Algorithm of computers arbitration in the structure of the RCS

— выбор претендента на статус α -вычислителя (α -претендента) в выделенной паре вычислителей по дискриминационному правилу (второй вычислитель пары при этом объявляется резервным (α -резерв)).

В перерыве между фазами арбитража:

- α -претендент осуществляет управление работой вычислителей в части функций управления избыточностью (УИ);
- вычислители выделенной пары проводят независимый парный арбитраж конфигураций (ПАК) с выбором ДСК-претендента (возможен вариант: ДСК выбирается только α -претендентом, соответствующий идентификатор передается α -резерву, где соответствующий СК сохраняется как ДСК-резерв).

Фаза 2 — итоговый конкурс:

- вычислители выделенной пары (один из них α -претендент, второй — α -резерв) вступают в парный арбитраж вычислителей (ПАВ) в целях выявления в паре такого вычислите-

ля, который безошибочно воспроизводит все характеристики конфигурации, соотнесенной с ДСК, это действие, по сути, содержит валидацию предпочтительной конфигурации;

— вычислитель, выигравший арбитраж, является α -вычислителем, и именно ему вплоть до результатов следующего ПАВ предоставляется право реализовать конфигурацию КБО, соотнесенную с ДСК.

Кроме того, выбранный α -вычислитель осуществляет необходимое согласование действий всех остальных вычислителей.

На рис. 2 приведена развернутая структура предлагаемого алгоритма арбитража вычислителей, отражающая его место в обобщенных процедурах СУИ.

В результате арбитража вычислителей определяется и инициализируется α -вычислитель и окончательно определяется ДСК, в котором реализуются все последующие функции УИ. Все остальные вычислители получают сигнал на переход в "холодный" режим (в части функций УИ): СК этих вычислителей работают только на мониторинг готовности и прием необходимой сервисной информации от ДСК.

Защищенный обмен данными между вычислителями

В целях организации непротиворечивого обмена данными в процессе арбитража предусматриваются циркулирующие между вычислителями периодические информационные посылки (ИП), основанные на принципах формирования распределенного реестра, подобных технологии блокчейн [4, 5].

Каждый работоспособный вычислитель из группы (независимо от возможной занятости

другими функциями) после сбора необходимых данных формирует слово своего состояния, включающее идентификатор (ИД) и ИГ, которое отправляет другим вычислителям в составе общей посылки (распределенного реестра). Данные каждого вычислителя для исключения их повреждения или подмены подвергаются закрытию (средствами шифрования) таким образом, что каждому вычислителю для "записи" доступна только выделенная для него область ИП, а для "чтения" — все содержимое ИП.

Рис. 3 иллюстрирует указанную структуру общей посылки.

Применительно к введенным в табл. 1 ситуациям логика выбора вычислителей в пару описывается следующим образом.

1. Если ВСК обнаруживают отказ (ситуация № 2) или зависание (ситуация № 3) какого-либо вычислителя, он выводится из состава пары и заменяется вычислителем из резерва с наименьшим порядковым номером. В первый раз этой заменой будет вычислитель № 3. Выведенный вычислитель размещается последним в группе резерва с присвоением следующего по порядку (теперь виртуального) номера $k + 1$. ИП корректируется в части изменения его идентификатора и значения ИГ. В зависимости от политики разработчика выведенный вычислитель может либо считаться отказавшим с последующим выполнением восстановительных работ, либо подвергнуться оперативному обслуживанию, включая перезагрузку и/или переустановку программного обеспечения. Когда вычислители в группе резерва исчерпаны, манипулирование вычислителями осуществляется по их виртуальным номерам.

2. Если ВСК обнаруживают сбой или ошибку вычислителя (ситуация № 4), в зависимости от обстоятельств (место и характер ошибки) соответствующий вычислитель лишается статуса (α -вычислителя или претендента) с передачей функций другому вычислителю в паре или выводится из группы резерва по аналогии с предыдущей ситуацией (с присвоением соответствующего виртуального номера).

3. Вычислители выделенной пары (ситуации №№ 2—5) вступают в парный арбитраж вычислителей (ПАВ) по схеме, описываемой далее.

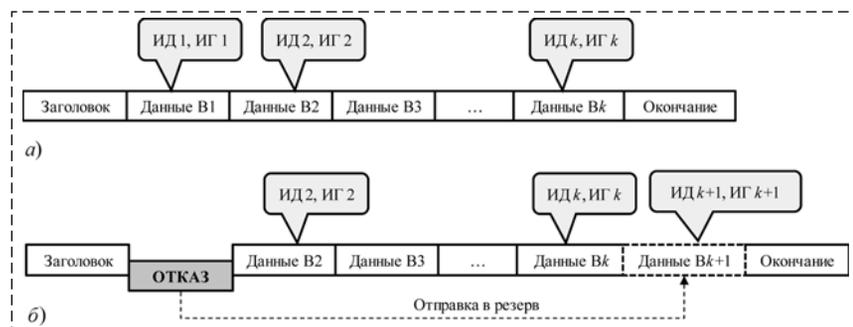


Рис. 3. Структура информационной посылки между вычислителями:

a — все вычислители исправны; *b* — отказ вычислителя № 1

Fig. 3. The structure of the information parcel among the computers:

a — all computers are working properly; *b* — computer's no. 1 failure

4. При наличии агрессии со стороны вычислителя (ситуация № 6), выражающейся в том, что неоднократные попытки лишения его статуса α -вычислителя не дают результата (вычислитель упорно настаивает на том, что он является победителем арбитража), он принудительно выводится из состава работающих с лишением статуса кандидата на конкурс, после чего инициируется новый цикл арбитража.

Парный арбитраж вычислителей

Процедура ПАВ¹ с окончательным выбором α -вычислителя, аналогично работе [12], заключается во взаимной перекрестной проверке (валидации) ДСК-конфигураций (через сравнение представляющих их СК), имеющейся в каждом вычислителе предварительно выделенной пары. Такая проверка позволяет расширить перечень учитываемых факторов, включив в него как возможные ошибки вычислений, так и искажения информации в структурах данных ДСК. Вероятность одновременных ошибок компонентов одинакового назначения, принадлежащих двум вычислителям пары, может быть минимизирована за счет технологической разнородности вычислителей и специального программного обеспечения управления избыточностью (СПО УИ).

На рис. 4 представлена схема парного арбитража вычислителей, на которой обозначены: ИД1 и ИД2 – идентификаторы СК пары, СКк1 и СКк2 – данные конфигураций, СКа1 и СКа2 – данные модулей арбитража, $D_{ПАВ}^1$ и $D_{ПАВ}^2$ – значения матриц предпочтений (рассматриваются ниже).

Идентичные модули арбитража в каждом из двух ДСК (один из них находится в α -претенденте) сопоставляют данные доминирующей конфигурации с данными эталонной (загрузочной) таблицы конфигураций, защищенной от изменений и хранимой отдельно.

Анализаторы в модулях арбитража формируют индексы предпочтения по совпадению (индекс равен 1) или несовпадению (индекс равен 0) конфигурации, сопоставленной ДСК, и эталонной для него конфигурации. В результате в каждом вычислителе формируется матрица предпочтений

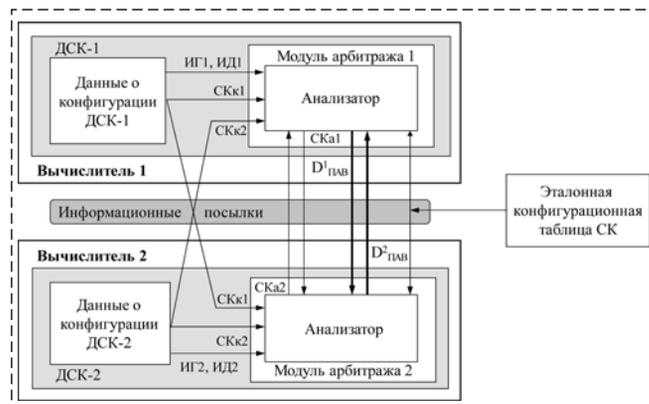


Рис. 4. Схема информационных посылок парного арбитража вычислителей

Fig. 4. Scheme of information parcels of paired arbitration of computers (PACP)

$$D_{ПАВ} = \begin{pmatrix} & СКа1 & СКа2 \\ СКк1 & \begin{bmatrix} d_1^1 & d_1^2 \end{bmatrix} \\ СКк2 & \begin{bmatrix} d_2^1 & d_2^2 \end{bmatrix} \end{pmatrix},$$

где d_i^j – индекс предпочтения i -го вычислителя (отсутствие ошибок матрицы конфигураций в СКк i), определенный анализатором СКа j , размещенным в j -м вычислителе.

По значению матрицы предпочтений каждый вычислитель посредством анализатора ДСК-конфигурации выносит суждение о безошибочности или ошибочности реализуемой им конфигурации. Для этого необходимо войти в табл. 2 с полученным значением матрицы предпочтений $D_{ПАВ}$ и извлечь указание на предпочтение выбора α -вычислителя из второй графы.

Группы значений А и Б табл. 2 однозначно указывают вычислитель, обладающий предпочтением для назначения α -вычислителем, группа значений В допускает для этой цели любой вычислитель пары, невзирая на возможные ошибки анализаторов, а группа значений Г предписывает заменить (если достаточно ресурсов) оба вычислителя и повторить процедуру арбитража. Кроме того, такая замена проводится при условии несовпадения сформированных в модулях арбитража пары вычислителей матриц предпочтений $D_{ПАВ}^1$ и $D_{ПАВ}^2$.

В зависимости от политики разработчика отбракованные вычислители могут либо использоваться в арбитраже в составе других пар, либо окончательно выводиться из группы доступных вычислителей. Информация об ошибках анализаторов может регистрироваться для дальнейшего использования соответствующе-

¹ Раздел написан при участии И. Ф. Гамаюнова.

Таблица 2
Table 2

Значения матрицы предпочтений при ПАВ
Values of the preference matrix for PACP

| Группа значений | Предпочтения α -вычислителя | Ошибки анализатора СКА ^{*1} | | | | Отсутствует |
|-----------------|------------------------------------|--|--|--|--|--|
| | | СКА1 | | СКА2 | | |
| | | Ложная "1" | Ложный "0" | Ложная "1" | Ложный "0" | |
| А | Вычислитель 1 | $\begin{bmatrix} 1 & 1 \\ 1 & 0 \end{bmatrix}$ | $\begin{bmatrix} 0 & 1 \\ 0 & 0 \end{bmatrix}$ | $\begin{bmatrix} 1 & 1 \\ 0 & 1 \end{bmatrix}$ | $\begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix}$ | $\begin{bmatrix} 1 & 1 \\ 0 & 0 \end{bmatrix}$ |
| Б | Вычислитель 2 | $\begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$ | $\begin{bmatrix} 0 & 0 \\ 0 & 1 \end{bmatrix}$ | $\begin{bmatrix} 0 & 1 \\ 1 & 1 \end{bmatrix}$ | $\begin{bmatrix} 0 & 0 \\ 1 & 0 \end{bmatrix}$ | $\begin{bmatrix} 0 & 0 \\ 1 & 1 \end{bmatrix}$ |
| В | Любой | $\begin{bmatrix} 1 & 1 \\ 1 & 1 \end{bmatrix}$ ^{*2} | $\begin{bmatrix} 0 & 1 \\ 0 & 1 \end{bmatrix}$ ^{*3} | $\begin{bmatrix} 1 & 1 \\ 1 & 1 \end{bmatrix}$ ^{*2} | $\begin{bmatrix} 1 & 0 \\ 1 & 0 \end{bmatrix}$ ^{*4} | $\begin{bmatrix} 1 & 1 \\ 1 & 1 \end{bmatrix}$ ^{*2} |
| Г | Никакой | $\begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix}$ ^{*5} | | $\begin{bmatrix} 0 & 1 \\ 1 & 0 \end{bmatrix}$ ^{*6} | $\begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$ ^{*7} | |

*1 анализатор супервизора ошибается при сравнении конфигураций;

*2 неоднозначность: либо ошибки анализаторов отсутствуют, либо возможна ошибка только СКА1 или только СКА2 (выдача ложной "1" в каждом случае);

*3 возможна ошибка только СКА1 (выдача ложного "0");

*4 возможна ошибка только СКА2 (выдача ложного "0");

*5 неоднозначность: либо оба, либо один из вычислителей имеет ошибки как в конфигурационной матрице, так и в анализаторе ДСК одновременно;

*6 комбинации ошибок в конфигурационных таблицах и анализаторах вычислителей приводят к взаимной уступке предпочтения вычислителями пары;

*7 комбинации ошибок в конфигурационных таблицах и анализаторах приводят к присвоению предпочтения каждым вычислителем пары.

го вычислителя и для обслуживания системы в целом (перезагрузка, доработка ПО и пр.).

Таким образом, для победы в арбитраже вычислитель должен:

— обладать значением индекса готовности ИГ = 1;

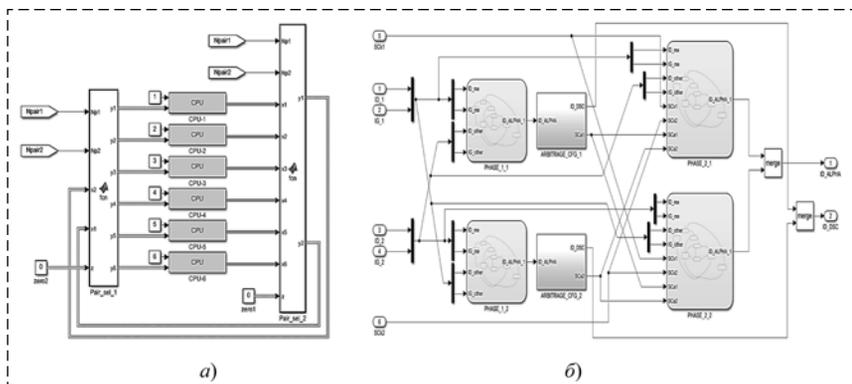


Рис. 5. Модель вычислительной системы:

а — внешний уровень; б — внутренний уровень (ПАВ)

Fig. 5. Computer system model:

а — external level; б — internal level (PACP)

— быть отобранным в пару участников арбитража (иметь дискриминационное преимущество не ниже второго в очереди);

— получить любое из значений матрицы предпочтений (при наличии дискриминационного преимущества в паре) из состава групп А или В в табл. 2;

— получить любое из значений матрицы предпочтений (при отсутствии дискриминационного преимущества в паре) из состава группы Б в табл. 2.

При этом в случае значений из группы В могут иметь место ошибки анализаторов вычислителей в паре, но это не отражается на результате проверки конфигурационных таблиц. Значения матрицы предпочтений из группы Г требуют замены пары вычислителей целиком.

Основное достоинство ПАВ заключается в полном исключении влияния ошибок анализаторов на выбор α -вычислителя с учетом правильного воспроизведения ДСК-конфигурации.

Методический пример

В целях демонстрации работы предложенного алгоритма арбитража моделировалась работа вычислительной системы из шести однотипных вычислительных устройств с одинаковым набором супервизоров конфигураций, объединенных в единую вычислительную сеть. Модель разработана с использованием системы моделирования алгоритмов конечных автоматов StateFlow, входящей в состав пакета численно-математического моделирования MATLAB¹. Структура модели показана на рис. 5.

На внешнем уровне модели (рис. 5, а) помимо блоков вычислителей (CPU) присутствуют блоки алгоритма выбора пары (Pair_sel). Внутренний уровень модели (рис. 5, б) реализован в каждом ВМ и имитирует процедуры ПАВ согласно рис. 2 и 4 (с обозначениями, соответствующими рис. 2).

Последовательно моделировались следующие типовые ситуации, иллюстрируемые рис. 6:

а) штатная работа комплекса: при начальном исправном состо-

¹ Лицензия № 989813.

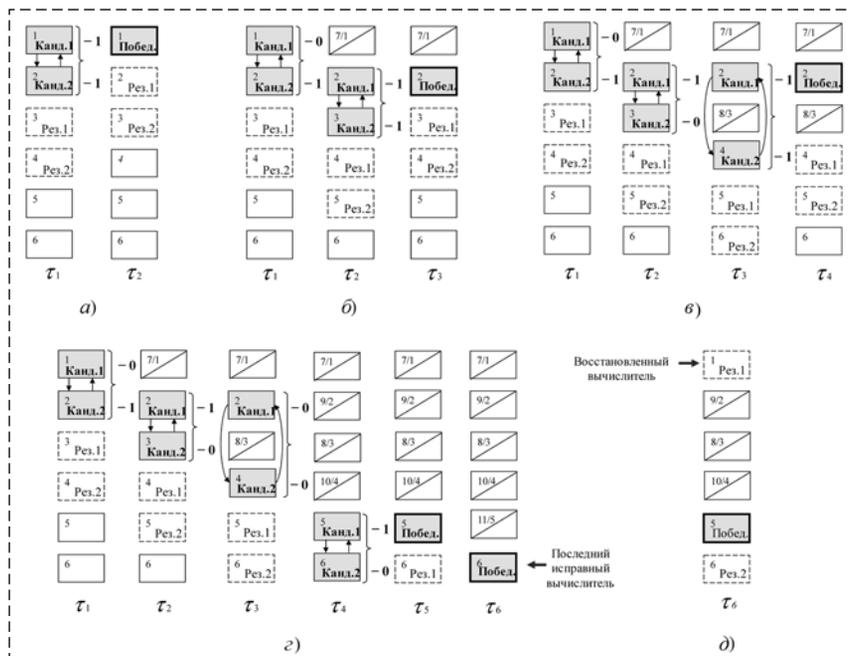


Рис. 6. Пример работы арбитража вычислителей
 Fig. 6. An example of the computer's arbitration work

янии всех вычислителей в арбитраж вступают вычислители № 1 и № 2, в результате арбитража победу одерживает вычислитель № 1 (с меньшим номером), вычислители № 3 и № 4 находятся в "холодном" резерве;

б) *отказ одного вычислителя*: на определенном шаге работы комплекса имитируется отказ вычислителя № 1, при этом кандидаты в паре вычислителей меняются на № 2 и № 3, из них победу в арбитраже одерживает вычислитель № 2, в резерв переходят вычислители № 4 и № 5, вычислитель № 1 приобретает виртуальный номер 7, превышающий общее число вычислителей, что указывает на его отбракованное состояние¹;

в, г) *множественный отказ, постепенная деградация вычислительной системы*: имитация отказов нескольких вычислителей, выбор пары кандидатов и победителя происходит аналогично пункту (б) до гарантированного выявления победителя (пункт (в)) либо до последнего исправного вычислителя (пункт (г)) из состава системы;

д) *восстановленная работоспособность вычислителя*: в ходе работы алгоритма имитируется восстановление работы отказавшего ранее вычислителя № 1, при этом он возвращается в список вычислителей, которые имеют право

¹ Двойные обозначения номеров вычислителей на рис. 6 означают их виртуальные / порядковые номера.

выбора в кандидаты арбитража и постановки в резерв, что показывает рис. 6, д.

Пример демонстрирует порядок выбора вычислительных модулей в зависимости от их технического состояния и поддержание работоспособности вычислительной системы до последнего исправного вычислительного устройства.

Заключение

Рассмотрены особенности функционирования КБО с избыточной вычислительной системой, проанализированы характерные ситуации с отказами вычислителей и способы выхода из них. Предложен алгоритм организации арбитража вычислителей

многomasинной БИВС в рамках концепции управления избыточностью КБО на основе супервизорного подхода. Показаны способы формирования и передачи информационных посылок между вычислителями на основе формирования распределенного реестра. Детально описана процедура парного арбитража вычислителей, заключающаяся во взаимной перекрестной валидации ДСК-конфигураций предварительно выделенной пары и выборе значений матрицы предпочтений. Приведенный методический пример с фрагментом многomasинной вычислительной системы КБО демонстрирует особенности функционирования предлагаемого подхода в задаче поддержания работоспособности при деградации вычислителей.

Предложенный алгоритм парного арбитража может применяться для решения задач управления реконфигурацией разнородных вычислительных средств комплексов оборудования технических объектов.

Список литературы

1. **Пармонов П. В., Жаринов И. О.** Интегрированные бортовые вычислительные системы: обзор современного состояния и анализ перспектив развития в авиационном приборостроении // Науч.-техн. вестн. инф. технологий, механики и оптики. 2013. № 2 (84). С. 1–16.
2. **Digital Avionics Handbook.** 3-d ed. / Ed. by C. R. Spitzer, U. Ferrell, T. Ferrell. London, N. Y.: CRC Press, Taylor & Francis Group, 2015.

3. **Джанджгава Г. И.** Перспективные унифицированные комплексы бортового оборудования // Радиоэлектронные технологии. 2022. № 1. С. 31–36.
4. **Саенко И. Б., Фабияновский И. Н.** Подход к оперативной обработке неструктурированных данных в распределенных информационных системах на основе блокчейн-технологии // Труды ЦНИИС. Санкт-Петербургский филиал, 2019. Т. 2, № 8. С. 8–13.
5. **Перекальский И. Н., Кокин С. Е.** Применение технологий распределенного реестра (blockchain) в электроэнергетических системах // Вестн. Южно-Уральского гос. ун-та. Энергетика, 2020. Т. 20, № 1. С. 64–75.
6. **George T. J.** Introducing Blockchain Applications: Understand and Develop Blockchain Applications Through Distributed Systems. Berkeley, CA: Apress, 2022.
7. **Сарапулов А. В., Уманский А. Б.** Реконфигурирование бортовой вычислительной машины для повышения отказоустойчивости // Вестник Томского гос. ун-та. Управление, выч. техника и информатика. 2017. № 38. С. 59–62.
8. **Sollock P.** Reconfigurable Redundancy — The Novel Concept Behind the World's First Two-Fault-Tolerant Integrated Avionics System // Avionics, Navigation, and Instrumentation. 2019. P. 243–246.
9. **Kristoffk S., Balaz M., Malik P.** Hardware redundancy architecture based on reconfigurable logic blocks with persistent high reliability improvement // Microelectronics Reliability. 2018. P. 38–54.
10. **Фирсов Г. В.** Метод обеспечения отказоустойчивости вычислений масштабируемых сетевых бортовых вычислительных систем // Тр. МАИ. 2006. Вып. 25. С. 1–13.
11. **Каляев И. А., Мельник Э. В.** Реконфигурируемые информационно-управляющие системы // Матер. пленар. засед. 5-й Росс. мультиконф. по пробл. управления. С-Пб.: Изд. ЦНИИ "Электроприбор", 2012. С. 36–37.
12. **Мельник Э. В.** Методы и программные средства повышения надежности сетевых информационно-управляющих систем на основе реконфигурации ресурсов вычислительных устройств: Дис. док. техн. наук. Таганрог: НИИ МВС и ФГАУ ВПО ЮФУ, 2014.
13. **Агеев А. М., Бронников А. М., Буков В. Н., Гамаюнов И. Ф.** Супервизорный метод управления избыточностью технических систем // Изв. РАН. Теория и системы управления. 2017. № 3. С. 59–69.
14. **Буков В. Н., Бронников А. М., Агеев А. М., Гамаюнов И. Ф., Озеров Е. В., Шурман В. Н.** Концепция управляемой избыточности комплексов бортового оборудования // Науч. чтения по авиации, посвящ. пам. Н. Е. Жуковского: Матер. XVI Всерос. науч.-практ. конф. (11–12 апр. 2019, Москва). М.: ИД Акад. Жуковского, 2019. С. 17–33.
15. **Агеев А. М., Буков В. Н., Шурман В. А.** Алгоритмы управления избыточностью комплексов бортового оборудования подвижных объектов. Ч.1. Парный арбитраж конфигураций // Мехатроника, автоматизация, управление. 2022. Т. 23, № 5. С. 263–273.

Algorithms for Managing the Redundancy of Onboard Equipment Complexes of Mobile Objects. Part 2. Paired Arbitration of Computers

A. M. Ageev, ageev_bbc@mail.ru,

MESC AF "Air Force Academy", Voronezh, 394064, Russian Federation,

V. N. Bukov, v_bukov@mail.ru,

Research institute of aviation equipment, Zhukovsky, 140180, Russian Federation,

V. A. Shurman, vshurman@rpkb.ru,

Ramenskoye Instrument-Making Design Bureau, Ramenskoye, 140103, Russian Federation

Corresponding author: Ageev A. M., PhD. N. E. Zhukovsky and Y. A. Gagarin Air Force Academy, Voronezh, 394064, Russian Federation, e-mail: ageev_bbc@mail.ru

Accepted on January 25, 2022

Abstract

The article solves the problem of operative selection of the redundant onboard equipment complex components configuration of the suitable in the current operating conditions in the interests of ensuring high fault tolerance of the complex, as well as achieving other operational and technical characteristics. The basis of the redundancy management system of the complex consists of configuration supervisors — as program subjects according to the number of its competitive configurations of heterogeneous and nonuniform equipment worked out in advance. The choice of the preferred configuration is proposed to be carried out by performing multi-level arbitration, which includes two phases of paired arbitration of computers and paired arbitration of configuration. It is proposed to include the means of both types of arbitration in each configuration supervisor, which ensures its self-sufficiency when participating in a competitive selection. The second part of the article is devoted to the computer's arbitration for the implementation of redundancy management functions. The approach is applicable to a computing environment with many comparable computing devices and contains 2 phases. In the first phase, a preliminary selection of a competing pair of computers — as applicants for the implementation of redundancy management functions in them is carried out. In the break between the phases, the pair computers implement the procedures for pair arbitration of configurations given in the first part of the article. In the second phase, the final choice of the α -computer is made, in which the supervisor who won the arbitration will be implemented. In order to achieve the maximum possible centralization of selection procedures and, as a consequence, the exclusion of "bottlenecks" in terms of reliability of places, additionally proposed: the organization of secure data exchange between computers based on distributed registry technology; the procedure of paired arbitration of computers, consisting in mutual cross-validation of dominant supervisors of a pre-allocated pair by comparing preference matrices, including information parcels of arbitration objects. A methodological example that demonstrates the features of the system functioning in the conditions of computers degradation is given. The proposed approach can be used to solve the problems of reconfiguration control of heterogeneous computing facilities of technical objects on-board equipment complexes.

Keywords: *fault-tolerant system, redundancy management, paired arbitration of computers, distributed registry, preference rule, preference matrix*

For citation:

Ageev A. M., Bukov V. N., Shurman V. A. Algorithms for Managing the Redundancy of Onboard Equipment Complexes of Mobile Objects. Part 2. Paired Arbitration of Computers, *Mekhatronika, Avtomatizatsiya, Upravlenie*, 2022, vol. 23, no. 6, pp. 327–336 (in Russian).

DOI: 10.17587/mau.23.327-336

References

1. **Paramonov P. V., ZHarinov I. O.** *Nauchno-tekhnicheskij vestnik informacionnyh tekhnologij, mekhaniki i optiki*, 2013, no. 2 (84), pp. 1–17 (in Russian).
2. **Spitzer C. R., Ferrell U., Ferrell T.** ed. *Digital Avionics Handbook*, London, N. Y., CRC Press, Taylor & Francis Group, 2015.
3. **Dzhandzhgava G. I.** *Radioelektronnye Tekhnologii*, 2022, no. 1, pp. 31–36 (in Russian).
4. **Saenko I. B., Fabiyanovskii I. N.** *Trudy TSNIIS. SPb Branch*, 2019, vol. 2, no. 8, pp. 8–13 (in Russian).
5. **Perekal'skii I. N., Kokin S. E.** *Vestn. Yuzhno-Ural'skogo gos. un-ta. Ehnergetika*, 2020, vol. 20, no. 1, pp. 64–75 (in Russian).
6. **George T. J.** *Introducing Blockchain Applications: Understand and Develop Blockchain Applications Through Distributed Systems*, Berkeley, CA, Apress, 2022.
7. **Sarapulov A. V., Umanskii A. B.** *Vestn. Tomskogo gos. un-ta. Upravlenie, vych. tekhnika i informatika*, 2017, no. 38, pp. 59–62 (in Russian).
8. **Sollock P.** Reconfigurable Redundancy — The Novel Concept Behind the World's First Two-Fault-Tolerant Integrated Avionics System, *Avionics, Navigation, and Instrumentation*, 2019, pp. 243–246.
9. **Kristoffk S., Balaz M., Malik P.** Hardware redundancy architecture based on reconfigurable logic blocks with persistent high reliability improvement, *Microelectronics Reliability*, 2018, pp. 38–54.
10. **Firsov G. V.** *Tr. MAI*, 2006, no. 25, pp. 1–13.
11. **Kalyaev I. A., Mel'nik EH. V.** *Mater. plenar. zased. 5-i Ross. mul'tikonf. po probl. upravleniya*. S-Pb., Publishing house of TSNII "EhlektropriboR", 2012, pp. 36–37 (in Russian).
12. **Mel'nik Eh. V.** Methods and software tools for improving the reliability of network information and control systems based on the reconfiguration of computing device resources: Diss. Doct. Techn. Sci. Taganrog: *NII MVS i FGAV VPO YUFU*, 2014 (in Russian).
13. **Ageev A. M., Gamayunov I. F., Bronnikov A. M., Bukov V. N.** Supervisory control method for redundant technical systems, *Journal of Computer and Systems Sciences International*, 2017, vol. 56, no. 3, pp. 410–419 (in Russian).
14. **Bukov V. N., Bronnikov A. M., Ageev A. M., Gamayunov I. F., Ozerov E. V., Shurman V. N.** *Nauch. chteniya po aviatsii, posvyashch. pam. N. E. Zhukovskogo: Mater. XVI Vseros. nauch.-prakt. konf.* (11–12 apr. 2019, Moscow), Moscow, ID Akad. Zhukovskogo, 2019, pp. 17–33 (in Russian).
15. **Ageev A. M., Bukov V. N., Shurman V. A.** Algorithms for managing the redundancy of onboard equipment complexes of mobile objects. Part 1. Paired arbitration of configurations, *Mekhatronika, Avtomatizatsiya, Upravlenie*, 2022, vol. 23, no. 5, pp. 263–273 (in Russian).

Издательство "НОВЫЕ ТЕХНОЛОГИИ"

107076, Москва, Матросская тишина, 23с2

Телефон редакции журнала: **+7(499) 270 16 52**

Технический редактор *Е. В. Конова*. Корректор *М. Ю. Безменова*.

Сдано в набор 28.03.2022. Подписано в печать 16.05.2022. Формат 60×88 1/8. Бумага офсетная. Заказ МН622. Цена договорная.

Журнал зарегистрирован в Комитете Российской Федерации по делам печати, телерадиовещания и средств массовых коммуникаций

Свидетельство о регистрации ПИ № 77-11648 от 21.01.02

Учредитель: Издательство "Новые технологии"

Оригинал-макет ООО "Авансед солюшнз". Отпечатано в ООО "Авансед солюшнз". 119071, г. Москва, Ленинский пр-т, д. 19, стр. 1. Сайт: www.aov.ru